قسم هندسة تقنيات الحاسوب/المختبرات

منهاج مادة المختبر العملي

اسم المادة:- مبادئ وأنظمة رقمية

المرحلة:- الأولى

ت	الاسبوع	اسم التجربة	عدد الساعات
1	الاسبوع الاول	Introduction	2
2	الاسبوع الثاني	Connect a logical expression to a logical circuit	2
3	الاسبوع الثالث	Convert a logical expression to a logical circuit	2
4	الاسبوع الرابع	Design a logical circuit using the truth table by applying using	2
5	الاسبوع الخامس	Design a logical circuit using karnaugh map.	2
6	الاسبوع السادس	using karnaugh map method to simplify Boolean expressions	2
7	الاسبوع السابع	Design a half adder circle using hierarchical block	2
8	الاسبوع الثامن	Design a parallel adder	2
9	الاسبوع التاسع	Design a full adder	2
10	الاسبوع العاشر	Design a half adder	2
11	الاسبوع الحادي عشر	Design a full subtractor	2
12	الاسبوع الثاني عشر	Design a half subtractor	2
13	الاسبوع الثالث عشر	Design SR flip flop circuit J.K	2
14	الاسبوع الرابع عشر	Design a series Adder	2

أ.د عبد الكريم عبد الرحمن

رئيس القسم

م.عدنان حمزة حسن

مسؤول المختبرات

م.د محمد كاظم

التدريسي

ريا عبد الوهاب

المعيد